

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-340227

(43)Date of publication of application : 10.12.1999

(51)Int.Cl.

H01L 21/3205

(21)Application number : 10-143348

(71)Applicant : FUJITSU LTD

(22)Date of filing : 25.05.1998

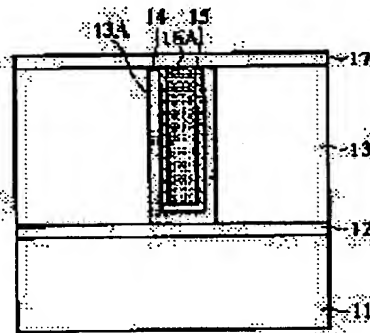
(72)Inventor : NAKAMURA TOMOJI

(54) SEMICONDUCTOR DEVICE AND ITS MANUFACTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor device and a method for manufacturing the device, and also to provide a technique which can improve adhesion between a copper-based wiring and a barrier layer, suppress voids generated in the copper-based wiring, suppress diffusion of copper from the copper-based wiring, and suppress increase in the effective resistance of the copper-based wiring.

SOLUTION: A barrier layer covering at least one of upper, lower and side surfaces of a Cu-embedded wiring 16A consists of two laminated barrier films of different materials, e.g. a first barrier film 14 of Si and a second barrier film 15 of Ta. An amorphous layer 18 of Si and Ta as constituent elements is interposed between the first and second films 14 and 15.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (J P)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平11-340227

(43)公開日 平成11年(1999)12月10日

(51)Int.Cl.⁶

H01L 21/3205

識別記号

F I

H01L 21/88

R

審査請求 未請求 請求項の数13 O L (全9頁)

(21)出願番号

特願平10-143348

(22)出願日

平成10年(1998)5月25日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(72)発明者 中村 友二

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(74)代理人 弁理士 柏谷 昭司 (外2名)

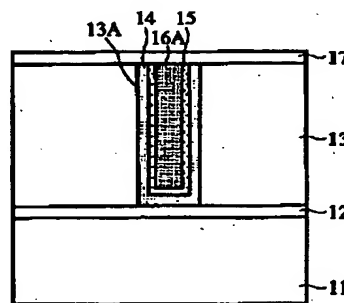
(54)【発明の名称】半導体装置及びその製造方法

(57)【要約】

【課題】 半導体装置及びその製造方法に関し、銅系配線とバリヤ層との密着性を向上させ、銅系配線に発生するボイドを抑制し、銅系配線からの銅の拡散を抑制し、銅系配線に於ける実効抵抗の上昇を抑制する技術を提供しようとする。

【解決手段】 Cu埋め込み配線16Aの上下面及び側面の少なくとも一面を覆うバリヤ層がそれぞれ異なる材料からなる二つのバリヤ層、例えばSiからなる第1のバリヤ層14及び例えばTaからなる第2のバリヤ層15の積層体で構成され、且つ、その第1のバリヤ層14と第2のバリヤ層15との間にそれぞれの構成元素であるSi及びTaからなるアモルファス層18が介在する。

工程要所に於ける半導体装置を表す要部切断側面図



- 11: 絶縁層
- 12: エッチング停止層
- 13: 層間絶縁層
- 13A: 溝
- 14: 第1のバリヤ層
- 15: 第2のバリヤ層
- 16A: Cu埋め込み配線
- 17: カバー膜
- 18: アモルファス層

【特許請求の範囲】

【請求項 1】銅又は銅合金からなる配線の上下面及び側面の少なくとも一面を覆うバリア層がそれぞれ異なる材料からなる第 1 のバリア層及び第 2 のバリア層の積層体で構成され、且つ、その第 1 のバリア層と第 2 のバリア層との間にそれぞれの材料の構成元素からなるアモルファス層が介在することを特徴とする半導体装置。

【請求項 2】バリア層で覆われた銅又は銅合金からなる配線は Si 酸化物を含む層間絶縁層で絶縁されたものであることを特徴とする請求項 1 記載の半導体装置。

【請求項 3】第 1 のバリア層及び第 2 のバリア層のそれぞれ異なる材料の構成元素が相互に拡散する速度を異にするものであることを特徴とする請求項 1 或いは 2 記載の半導体装置。

【請求項 4】層間絶縁層と接する第 1 のバリア層を構成する材料の酸化物生成エネルギーは層間絶縁膜がもつ酸化物生成エネルギーと等しいか或いは大きいことを特徴とする請求項 1 乃至 3 の何れか 1 記載の半導体装置。

【請求項 5】層間絶縁層と接する第 1 のバリア層が Si、Ti、Zr、Hf の元素のうち少なくとも 1 種類の元素を含むことを特徴とする請求項 1 乃至 4 の何れか 1 記載の半導体装置。

【請求項 6】銅又は銅合金からなる配線と接する第 2 のバリア層の構成元素は銅と合金或いは固溶体を生成しないものであることを特徴とする請求項 1 乃至 5 の何れか 1 記載の半導体装置。

【請求項 7】銅又は銅合金からなる配線と接する第 2 のバリア層が Ta、Ru、W、Os の元素のうち少なくとも 1 種類の元素を含むことを特徴とする請求項 1 乃至 6 の何れか 1 記載の半導体装置。

【請求項 8】銅又は銅合金からなる配線と接する第 2 のバリア層の構成元素が銅と合金を生成し、且つ、その生成エネルギーは第 1 のバリア層と第 2 のバリア層との間に生成される合金の生成エネルギーに比較して小さいことを特徴とする請求項 1 乃至 5 の何れか 1 記載の半導体装置。

【請求項 9】銅又は銅合金からなる配線と接する第 2 のバリア層が Ti、Y、Zr、Al、Si の元素のうち少なくとも 1 種類の元素を含むことを特徴とする請求項 8 記載の半導体装置。

【請求項 10】絶縁層上に銅又は銅合金からなる配線の上下面及び側面の少なくとも一面を覆う為の第 1 のバリア層及び第 1 のバリア層とは異なる材料からなる第 2 のバリア層を順に積層する工程と、熱処理を行なって第 1 のバリア層と第 2 のバリア層との界面に第 1 のバリア層の構成元素と第 2 のバリア層の構成元素からなるアモルファス層を生成させる工程とが含まれてなることを特徴とする半導体装置の製造方法。

【請求項 11】第 1 のバリア層と第 2 のバリア層との界面に第 1 のバリア層の構成元素と第 2 のバリア層の構成

元素からなるアモルファス層を生成させる熱処理を行なった後に第 2 のバリア層上に銅又は銅合金からなる配線を形成する工程が含まれてなることを特徴とする請求項 10 記載の半導体装置の製造方法。

【請求項 12】絶縁層上に銅又は銅合金からなる配線の上下面及び側面の少なくとも一面を覆う為の第 1 のバリア層及び第 1 のバリア層とは異なる材料からなる第 2 のバリア層を順に積層する工程と、

第 2 のバリア層上に銅又は銅合金からなる配線を形成した後に熱処理を行なって第 1 のバリア層と第 2 のバリア層との界面に第 1 のバリア層の構成元素と第 2 のバリア層の構成元素からなるアモルファス層を生成させる工程とが含まれてなることを特徴とする半導体装置の製造方法。

【請求項 13】第 1 のバリア層と第 2 のバリア層との界面に第 1 のバリア層の構成元素と第 2 のバリア層の構成元素からなるアモルファス層を生成させる熱処理の温度が第 1 のバリア層と第 2 のバリア層とが反応して安定な合金を生成する温度に比較して低いことを特徴とする請求項 10 乃至 12 の何れか 1 記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、回路配線の材料として銅或いは銅合金を用い、また、その配線間をシリコン酸化物を含む材料からなる絶縁層で絶縁した半導体装置及びその製造方法に関する。

【0002】現在、半導体装置の更なる微細化が進展しつつあり、従って、配線幅も縮小されるので、それに伴うシート抵抗の増加が懸念されている。それを回避する一手段として、回路配線の材料に銅或いは銅合金を用いた半導体装置が実現されている。

【0003】然しながら、銅系材料を用いたことに起因して、種々な問題が派生しているので、本発明では、この問題を解消する一手段を開示し、実用化に寄与する。

【0004】

【従来の技術】半導体装置に於ける回路配線の材料には、アルミニウム或いはアルミニウム合金が多用されてきたが、半導体装置が高集積化されるに伴い、配線ピッチの微細化が進み、また、配線幅も 0.3 μm 以下とすることが要求されている。

【0005】そのようにした場合、当然、シート抵抗が増加する旨の問題が起こるので、それを解消する為、配線高さを増大することが行なわれたが、隣接する配線間の対向面積が増加に起因して配線遅延時間が増大し、回路応答速度の低下が懸念されるところとなり、また、回路配線を微細化した場合、配線電流密度が増加し、エレクトロマイグレーションに起因する配線寿命の低下も懸念されている。

【0006】前記諸問題を解消する為、アルミニウム系

10

20

30

40

50

配線材料に比較し、電気抵抗率が低く、そして、エレクトロマイグレーション耐性も高い銅或いは銅合金を配線材料とすることが試みられ、かなりの成果が得られているところであるが、それに伴い、新たな問題が派生している。

【0007】さて、アルミニウム系配線材料を用いた半導体装置に於いては、配線を保持すると共に配線間を絶縁する材料としてシリコン酸化物が多用されてきたのであるが、前記した理由で、銅系配線材料が用いられるようになると種々と問題が起こり、例えば、耐酸化性及び耐蝕性の面で銅はアルミニウムに劣り、また、酸化物中を高速で拡散する。

【0008】従って、耐酸化性が高く、そして、酸化物中への銅の侵入を抑制するバリヤとなり得る材料、例えば、窒化チタン、窒化タングステン、窒化タンタルなどの窒化物、或いは、タンタルやタングステンなどの被層で銅系配線の表面を覆うことが必要となる。

【0009】然しながら、前記のようなバリヤ層は、十分な厚さがあればバリヤ機能を発揮できるが、薄い場合には、結晶粒界を介して銅の拡散を促進してしまう作用がある。

【0010】そこで、結晶粒界がないアモルファス構造のバリヤ材料を用い、薄い被層で銅の拡散を抑止しようとする試みがなされている（要すれば、「特開平 6 - 3 3 9 2 7 号公報」、を参照）。

【0011】ところで、銅系材料を用いて微細な配線を形成することは、エッチャントの関係でエッチング法を適用して形成することが非常に困難であることから、まず、層間絶縁層に溝や孔を形成し、この溝や孔の底や側壁にバリヤ層を堆積し、その中に銅を堆積して溝や孔を埋め込み、その後、溝外或いは孔外に堆積された銅を化学機械研磨（chemical mechanical polishing: CMP）法で除去することに依って、配線や導電プラグを形成することが行なわれている（要すれば、「Proceedings of 8th Int' l IEEE VLSI Multilevel Interconnect Conference, p. 144, 1991」、を参照）。

【0012】図 6 は従来の技術を解説する為の工程途中に在る半導体装置を表す要部切断側面図である。

【0013】図 6 (A) 参照

6 - (1)

半導体基板（図示せず）を覆う下地絶縁層 1 上には、エッチング停止層 2 を介して絶縁層 3 を形成する。尚、絶縁層 3 は、配線を絶縁し且つ支持する役割を果たすものである。

【0014】6 - (2)

絶縁層 3 の配線形成予定部分に溝（或いは孔）3 A を形成する。

【0015】6 - (3)

溝 3 A 内も含めて全面にバリヤ層 8 を形成する。

【0016】図 6 (B) 参照

6 - (4)

バリヤ層 8 上に銅或いは銅合金など銅系材料層を形成して溝 3 A を埋める。

【0017】6 - (6)

表面から研削を行なって、絶縁層 3 が表出された時点で停止し、銅系材料からなる配線 7 が完成する。

【0018】前記したところから明らかであるが、バリヤ層は、高アスペクトの溝（或いは孔）の中に段差被覆性が良好な成膜・堆積技術を適用して形成することが要求される。

【0019】銅系配線を被覆するバリヤ膜にタングステンやタンタルなどの窒化物を用いた場合、これ等の化合物は極めて安定で、銅系配線や周囲の酸化物絶縁層と反応層を形成することがない為、後の工程で種々な応力を受けた場合、絶縁層／バリヤ層の界面、或いは、銅系配線／バリヤ層の界面に於いて剥離し易い旨の問題がある。

【0020】また、銅系配線とバリヤ層との密着性が弱いことから、銅系配線材料層を成膜した後、その粒界を安定化する為の熱処理を行なった場合、界面を介して原子が容易に移動し、溝のコーナーや粒界の 3 重点にボイドが蓄積され易い旨の問題もある。

【0021】更に、酸化物絶縁層及び銅系配線材料の何れにも強い密着性をもつように、チタン或いはチタン窒化物を用いた場合、チタンが極めて安定な酸化物を形成し、酸化物絶縁層と強い密着性を維持できるのであるが、その柱状の多結晶粒界にも酸素が多量に存在し、その酸素との反応を介して、銅がバリヤ層を拡散して酸化物絶縁層内に抜け易い旨の問題がある。

【0022】更にまた、チタン、シリコン、窒素の 3 元合金、タンタル、シリコン、窒素の 3 元合金、タングステン、シリコン、窒素の 3 元合金などを用いると、特定の組成域でアモルファス構造になることが知られていて、これをバリヤ層材料として用いた場合には、拡散バリヤとしては有効に作用するが、①比抵抗率が高い為、配線の実効抵抗を上昇させてしまうこと、②アモルファス構造を安定に維持する為には、組成の制御が必要であること、③アスペクトが大きい溝や孔内に極薄膜を高い段差被覆性をもって均一に成膜する必要があること、などの技術的問題がある。

【0023】

【発明が解決しようとする課題】銅系配線とバリヤ層との密着性を向上させ、銅系配線に発生するボイドを抑制し、銅系配線からの銅の拡散を抑制し、銅系配線に於ける実効抵抗の上昇を抑制する技術を提供しようとする。

【0024】

【課題を解決するための手段】本発明では、配線の上下面及び側面の少なくとも一面を覆うバリヤ層を二種類の

材料層の積層体で構成し、且つ、その二種類の材料層の間には、同じ二種類の材料からなるアモルファス層を介在させることが基本になっている。

【0025】図1は本発明の原理を解説する為の工程途中に在る半導体装置を表す要部切断側面図である。

【0026】図1(A)参照

1-(1)

半導体基板(図示せず)を覆う下地絶縁層1上には、エッチング停止層2を介して絶縁層3を形成する。尚、絶縁層3は、配線を絶縁し且つ支持する役割を果たすものである。

【0027】1-(2)

絶縁層3の配線形成予定部分に溝(或いは孔)3Aを形成する。

【0028】1-(3)

溝3A内も含めて第1のバリア層4及び第2のバリア層5からなる積層体を形成する。

【0029】図1(B)参照

1-(4)

例えば、熱処理を行なって、第2のバリア層5と第1のバリア層4との間に第2のバリア層5を構成する材料と第1のバリア層4を構成する材料からなるアモルファス層6を形成する。

【0030】1-(5)

第2のバリア層5上に銅或いは銅合金など銅系材料層を形成して溝3Aを埋める。

【0031】1-(6)

表面から研削を行なって、絶縁層3が表出された時点で停止し、銅系材料からなる配線7が完成する。

【0032】前記のようにして形成された配線構造では、銅の拡散に対するバリア機能が十分に大きく、また、配線7と絶縁層3との密着性は大変良好であり、また、エレクトロマイグレーション耐性も高い。

【0033】この配線構造に於いて、絶縁層3に対する銅の拡散は、第2のバリア層5と第1のバリア層4との界面に在るアモルファス層6に依って抑止される。

【0034】一般に、バリア層として多結晶粒層を用いた場合、銅の拡散は粒界に沿って進行することが知られているが、仮に第2のバリア層5及び第1のバリア層4とが多結晶粒で構成されたとしても、第2のバリア層5及び第1のバリア層4の相互拡散に依って生成されたアモルファス層6に依って銅の拡散が抑止される。

【0035】アモルファス層6は、結晶性のバリア層である第2のバリア層5及び第1のバリア層4の間の相互拡散速度が大きく相違する場合に生成されることが知られていて、その厚さは熱処理の温度及び時間に依って制御することが可能であり、従って、配線7を形成する溝3A内で第1のバリア層4及び第2のバリア層5が接していれば、ほぼ均一な厚さのアモルファス層6を生成させることができる。

【0036】また、第1のバリア層4の材料として、酸化物からなる絶縁層3に比較して大きな酸化物生成エネルギーをもつ金属を用いることで、界面近傍の絶縁層3を還元して第1のバリア層4の材料の酸化物を生成させ、絶縁層3と第1のバリア層4との間に強固な密着力を発生させることができる。

【0037】更に、第2のバリア層5の材料として、銅と合金或いは固溶体を生成しない金属を用いることで、第2のバリア層5に起因する配線7の抵抗上昇を抑止することができる。そして、第2のバリア層5の構成元素が銅と合金を生成し、且つ、その生成エネルギーが第1のバリア層4と第2のバリア層5との間に生成される合金の生成エネルギーに比較して小さくすることで、配線7の抵抗上昇を抑制しつつ、配線7とバリア層5との良好な密着性を実現することができる。

【0038】前記したところから、本発明に依る半導体装置及びその製造方法に於いては、

(1) 銅又は銅合金からなる配線(例えばCu埋め込み配線16A)の上下面及び側面の少なくとも一面を覆うバリア層がそれぞれ異なる材料からなる第1のバリア層(例えばSiからなる第1のバリア層14)及び第2のバリア層(例えばTaからなる第2のバリア層15)の積層体で構成され、且つ、その第1のバリア層と第2のバリア層との間にそれぞれの材料の構成元素からなるアモルファス層(例えばSi-Taアモルファス層18)が介在することを特徴とするか、或いは、

【0039】(2) 前記(1)に於いて、バリア層で覆われた銅又は銅合金からなる配線はSi酸化物を含む層間絶縁層(例えばSiO₂からなる層間絶縁層13)で絶縁されたものであることを特徴とするか、又は、

【0040】(3) 前記(1)或いは(2)に於いて、第1のバリア層及び第2のバリア層のそれぞれ異なる材料の構成元素が相互に拡散する速度を異にするものであることを特徴とするか、又は、

【0041】(4) 前記(1)乃至(3)の何れか1に於いて、層間絶縁層と接する第1のバリア層を構成する材料の酸化物生成エネルギーは層間絶縁膜がもつ酸化物生成エネルギーと等しいか或いは大きいことを特徴とするか、又は、

【0042】(5) 前記(1)乃至(4)の何れか1に於いて、層間絶縁層と接する第1のバリア層がSi、Ti、Zr、Hfの元素のうち少なくとも1種類の元素を含むことを特徴とするか、又は、

【0043】(6) 前記(1)乃至(5)の何れか1に於いて、銅又は銅合金からなる配線と接する第2のバリア層の構成元素は銅と合金或いは固溶体を生成しないものであることを特徴とするか、又は、

【0044】(7) 前記(1)乃至(6)の何れか1に於いて、銅又は銅合金からなる配線と接する第2のバリア層がTa、Ru、W、Osの元素のうち少なくとも1

種類の元素を含むことを特徴とするか、又は、

【0045】(8) 前記(1)乃至(5)の何れか1に於いて、銅又は銅合金からなる配線と接する第2のバリア層の構成元素が銅と合金を生成し、且つ、その生成エネルギーは第1のバリア層と第2のバリア層との間に生成される合金の生成エネルギーに比較して小さいことを特徴とするか、又は、

【0046】(9) 前記(8)に於いて、銅又は銅合金からなる配線と接する第2のバリア層がTi、Y、Zr、Al、Siの元素のうち少なくとも1種類の元素を含むことを特徴とするか、又は、

【0047】(10) 絶縁層(例えばSiO₂ からなる層間絶縁膜13)上に銅又は銅合金からなる配線(例えばCu埋め込み配線16A)の上下面及び側面の少なくとも一面を覆う為の第1のバリア層(例えばSiからなる第1のバリア層14)及び第1のバリア層とは異なる材料からなる第2のバリア層(例えばTaからなる第2のバリア層15)を順に積層する工程と、熱処理を行なって第1のバリア層と第2のバリア層との界面に第1のバリア層の構成元素と第2のバリア層の構成元素からなるアモルファス層(例えばSi-Taアモルファス層18)を生成させる工程とが含まれてなることを特徴とするか、又は、

【0048】(11) 前記(10)に於いて、第1のバリア層と第2のバリア層との界面に第1のバリア層の構成元素と第2のバリア層の構成元素からなるアモルファス層を生成させる熱処理を行なった後に第2のバリア層上に銅又は銅合金からなる配線を形成する工程が含まれてなることを特徴とするか、又は、

【0049】(12) 絶縁層上に銅又は銅合金からなる配線の上下面及び側面の少なくとも一面を覆う為の第1のバリア層及び第1のバリア層とは異なる材料からなる第2のバリア層を順に積層する工程と、第2のバリア層上に銅又は銅合金からなる配線を形成した後に熱処理を行なって第1のバリア層と第2のバリア層との界面に第1のバリア層の構成元素と第2のバリア層の構成元素からなるアモルファス層を生成させる工程とが含まれてなることを特徴とするか、又は、

【0050】(13) 前記(10)乃至(12)の何れか1に於いて、第1のバリア層と第2のバリア層との界面に第1のバリア層の構成元素と第2のバリア層の構成元素からなるアモルファス層を生成させる熱処理の温度が第1のバリア層と第2のバリア層とが反応して安定な合金を生成する温度に比較して低いことを特徴とする。

【0051】前記手段を採った配線構造に依れば、銅系配線とバリア層を介した絶縁層との密着性は極めて良好であり、また、銅系配線に於ける粒界を安定化させる為の熱処理を行なってもボイドの発生はなく、更に、銅系配線からの銅の拡散はバリア層に於けるアモルファス層の存在に依って良好に抑制され、しかも、バリア層の存

在に起因して銅系配線に於ける実効抵抗が上昇するような問題も発生せず、エレクトロマイグレーション耐性も充分に高い。

【0052】

【発明の実施の形態】図2乃至図5は本発明に於ける一実施の形態を説明する為の工程要所に於ける半導体装置を表す要部切断側面図であり、以下、これ等の図を参照しつつ説明する。

【0053】図2(A) 参照

2-(1)

Si半導体基板(図示せず)上に例えば化学気相堆積(chemical vapor deposition: CVD)法などを適用して形成された厚さが例えば1[μm]のSiO₂ からなる絶縁層11に対し、例えばCVD法を適用することに依り、厚さが50[nm]のSiNからなるエッチング停止層12、厚さが600[nm]のSiO₂ からなる層間絶縁層13を形成する。

【0054】尚、層間絶縁層13としては、SiO₂ の他にFSG(fluorine doped silicate glass)、HSQ(hydrogen silsesquioxane)、FSQ(fluoro silsesquioxane)のどの低誘電率の無機絶縁物を用いても良い。

【0055】図2(B) 参照

2-(2)

リソグラフィ技術に於けるレジスト・プロセス、並びに、プラズマ・エッチング法を適用することに依り、SiO₂ からなる層間絶縁膜13に於ける配線形成予定部分のエッチングを行なって開口幅Wが0.3[μm]の溝(或いは孔)13Aを形成する。

【0056】このプラズマ・エッチングを行なった際の主要なデータを例示すると次の通りである。

使用装置: 誘導結合性プラズマ・エッチング装置

プラズマ周波数: 13.56[MHz]

パワー: 1.2[kW]

真空度: 10[mTorr]

エッチング・ガス: C, F, 及びH₂ の混合ガス

ガス総流量: 40[scm]

【0057】図3(A) 参照

3-(1)

プラズマCVD法を適用することに依り、溝13A内も含めて全面に厚さが20[nm]の多結晶Siからなる第1のバリア層14を形成する。尚、第1のバリア層14は、アモルファスSi層であっても良い。

【0058】このプラズマCVDを行なった際の主要なデータを例示すると次の通りである。

基板温度: 350[°C]

ソース・ガス: モノシラン(SiH₄)

流量: 1[ccm]

圧力: 100 [mTorr]

高周波パワー: 30 [W]

成膜速度: 5 [nm] / 20 [分]

【0059】図3 (B) 参照

3-(2)

イオン化金属・プラズマ (ionized metal plasma: IMP) 法を適用することに依り、第1のバリア層14上の全面に厚さが40 [nm] で比抵抗が150 [$\mu\Omega\text{cm}$] のTaからなる第2のバリア層15を形成する。

【0060】このイオン化金属・プラズマを行なった際の主要なデータを例示すると次の通りである。

使用装置: DCマグネトロン・スパッタリング装置

高周波パワー: 6 [kW] ~ 8 [kW]

基板温度: 300 [°C]

【0061】前記イオン化金属・プラズマ法を実施すると、幅Wが約0.3 [μm]、深さが0.6 [μm] の溝13A内、正確には、幅Wが第1のバリア層14の厚さを引いた0.3 [μm] - 20 × 2 [nm]、深さが第1のバリア層14の厚さを引いた0.6 [μm] - 20 [nm] である溝13A内に均一に厚さ40 [nm] のTaからなる第2のバリア層15を形成することができる。

【0062】尚、更にアスペクトが大きい溝や孔の中に第2のバリア層15を形成するにはCVD法を用いた方が良い。

【0063】図4 (A) 参照

4-(1)

原料をCu (hfac) VTMS、下地温度を200 [°C] としてCVD法を適用することに依り、第2のバリア層15上に厚さ50 [nm] のCuからなる埋め込み層16を形成する。尚、この埋め込み層16は、次に電解鍍金法でCuの埋め込み層16を厚く形成する為の種となる層である。尚、ここで、Cu (hfac) VTMSは、「Copper from Hexafluoroacetylacetonato Copper (1) Vinyltrimethylsilane」、である。

【0064】4-(2)

電解鍍金法を適用することに依り、平坦な表面で厚さが1.5 [μm] となるようにCuの埋め込み層16を厚く形成することで、溝13Aは完全に埋まると共に全面に亘って略平坦となる。

【0065】この電解鍍金を行なった際に用いた鍍金液に関する主要なデータを例示すると次の通りである。

硫酸Cu: 76 [g/l]

硫酸: 180 [g/l]

塩素イオン: 50 [mg/l]

添加材: 5 [ml/l]

【0066】図4 (B) 参照

4-(3)

CMP法を適用することに依り、Cu埋め込み層16の表面から研磨を行なって、溝13Aの外側に絶縁層13が表出された時点で研磨を停止する。

【0067】この研磨には、ロデール社製の標準のスラリー及びパッドを用い、研磨圧力は50 PSI、また、研磨速度は500 [nm/分] とした。

【0068】これに依って、Cu埋め込み層16、第2のバリア層15、第1のバリア層14は溝13A内に在るもの以外は除去され、ここにCu埋め込み配線16Aが形成される。

【0069】図5参照

5-(1)

プラズマCVD法を適用することに依り、全面に厚さが50 [nm] であるSiNからなるカバー膜17を形成する。

【0070】5-(2)

水素+窒素の雰囲気中に於いて、温度を400 [°C] ~ 450 [°C] とし、時間30 [分] 間の最終熱処理を行なう。

【0071】この熱処理は、温度がSiとTaとの固相反応温度の下限よりも十分に低い為、第1のバリア層14と第2のバリア層15との界面には、Si-Taアモルファス層18が生成され、その厚さは、前記熱処理条件の下で6 [nm] であった。

【0072】本発明では、前記実施の形態に限られず、特許請求の範囲に記載された要件を逸脱することなく、他に多くの改変を実現することができる。

【0073】例えば、溝13Aを埋めるCuの埋め込み層16を厚く形成する技法として電解鍍金法を適用したが、この他に、ロング・スロー・スパッタリング法を適用することに依り、Cu層を厚さ1 [μm] 程度に形成し、これを水素雰囲気中で熱処理することに依り、Cuを溝13A内にリフローさせて埋め込むことも可能であり、第1のバリア層14と第2バリア層15がSiとTaの組み合わせである場合、リフロー時の温度が500 [°C] 以下であれば、配線構造の特性に何らの悪影響も及ぼさない。

【0074】また、アモルファス層18を生成させる為の熱処理は、前記実施の形態では、最終熱処理工程として実施したが、これは、例えば、工程3-(2)として説明した第2のバリア層15の形成直後、工程4-

(2)として説明したCu埋め込み層16を厚く形成した直後、工程4-(3)でCu埋め込み層16を研磨してCu埋め込み配線16Aを形成した直後など、何れの時点で行なっても良い。

【0075】

【発明の効果】本発明に依る半導体装置及びその製造方法に於いては、銅又は銅合金からなる配線の上下面及び側面の少なくとも一面を覆うバリア層がそれぞれ異なる

材料からなる第1のバリヤ層及び第2のバリヤ層の積層体で構成され、且つ、その第1のバリヤ層と第2のバリヤ層との間にそれぞれの材料の構成元素からなるアモルファス層が介在する。

【0076】前記構成を採ることに依り、銅系配線とバリヤ層を介した絶縁層との密着性は極めて良好であり、また、銅系配線に於ける粒界を安定化させる為の熱処理を行なってもボイドの発生はなく、更に、銅系配線からの銅の拡散はバリヤ層に於けるアモルファス層の存在に依って良好に抑制され、しかも、バリヤ層の存在に起因して銅系配線に於ける実効抵抗が上昇するような問題も発生せず、エレクトロマイグレーション耐性も十分に高い。

【図面の簡単な説明】

【図1】本発明の原理を解説する為の工程途中に在る半導体装置を表す要部切断側面図である。

【図2】本発明に於ける一実施の形態を説明する為の工程要所に於ける半導体装置を表す要部切断側面図である。

【図3】本発明に於ける一実施の形態を説明する為の工程要所に於ける半導体装置を表す要部切断側面図であ

る。

【図4】本発明に於ける一実施の形態を説明する為の工程要所に於ける半導体装置を表す要部切断側面図である。

【図5】本発明に於ける一実施の形態を説明する為の工程要所に於ける半導体装置を表す要部切断側面図である。

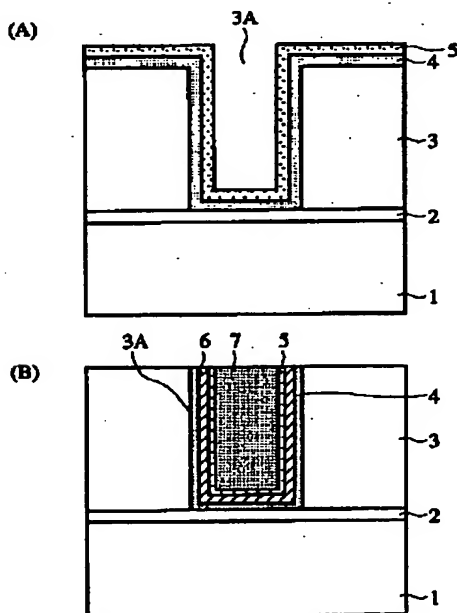
【図6】従来の技術を解説する為の工程途中に在る半導体装置を表す要部切断側面図である。

【符号の説明】

- 1 1 絶縁層
- 1 2 エッチング停止層
- 1 3 層間絶縁層
- 1 3 A 溝 (或いは孔)
- 1 4 第1のバリヤ層
- 1 5 第2のバリヤ層
- 1 6 Cuの埋め込み層
- 1 6 A Cu埋め込み配線
- 1 7 カバー膜
- 1 8 アモルファス層

【図1】

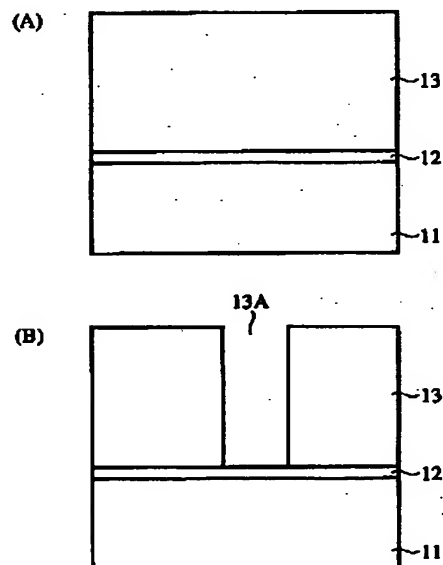
原理説明の為の半導体装置を表す要部切断側面図



- 1: 下地絶縁層
- 2: エッチング停止層
- 3: 絶縁層
- 3A: 溝
- 4: 第1のバリヤ層
- 5: 第2のバリヤ層
- 6: アモルファス層
- 7: 配線

【図2】

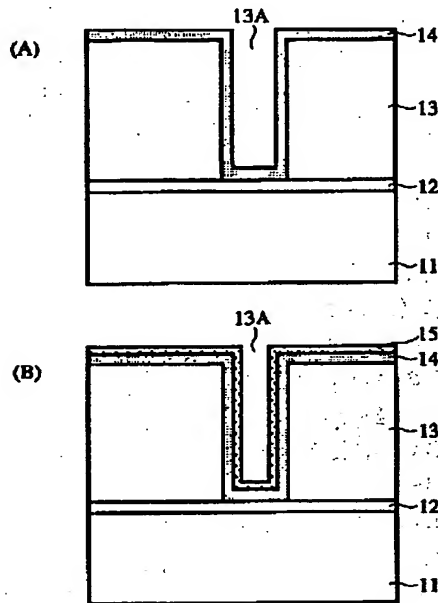
工程要所に於ける半導体装置を表す要部切断側面図



- 11: 絶縁層
- 12: エッチング停止層
- 13: 層間絶縁層
- 13A: 溝

【図 3】

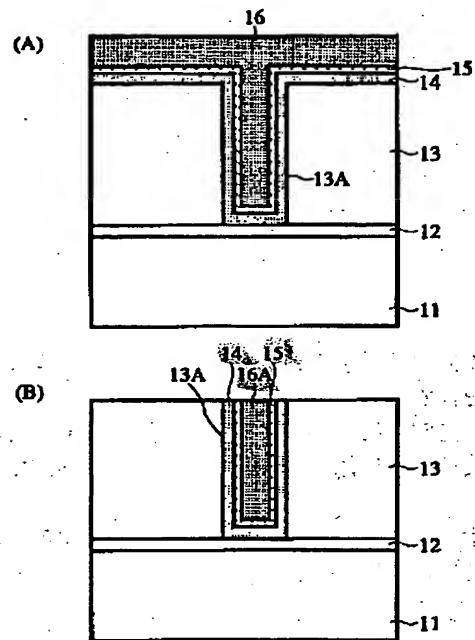
工程要所に於ける半導体装置を表す要部切断側面図



14: 第1のバリヤ層
15: 第2のバリヤ層

【図 4】

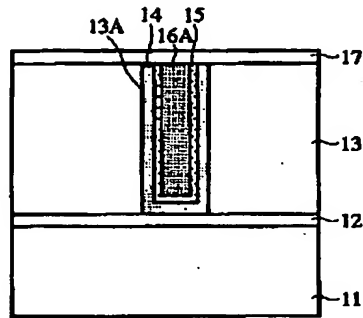
工程要所に於ける半導体装置を表す要部切断側面図



16: Cu埋め込み層
16A: Cu埋め込み配線

【図5】

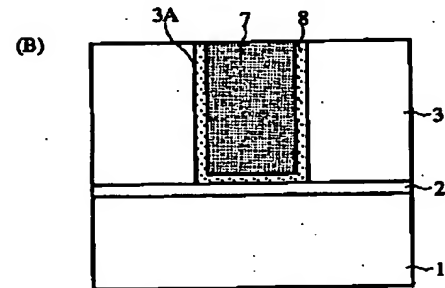
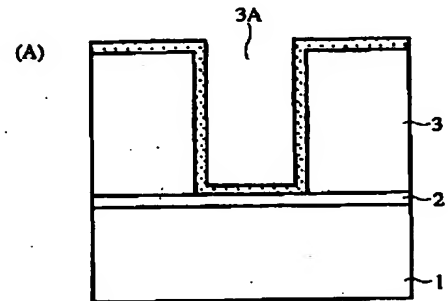
工程要所に於ける半導体装置を表す要部切断側面図



- 11：絶縁層
- 12：エッチング停止層
- 13：層間絶縁層
- 13A：溝
- 14：第1のバリア層
- 15：第2のバリア層
- 16A：Cu埋め込み配線
- 17：カバー膜
- 18：アモルファス層

【図6】

従来の半導体装置を表す要部切断側面図



- 1：下地絶縁層
- 2：エッチング停止層
- 3：絶縁層
- 3A：溝
- 7：配線
- 8：バリア層

THIS PAGE BLANK (USPTO)